

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 3 月 18 日 (18.03.2004)

PCT

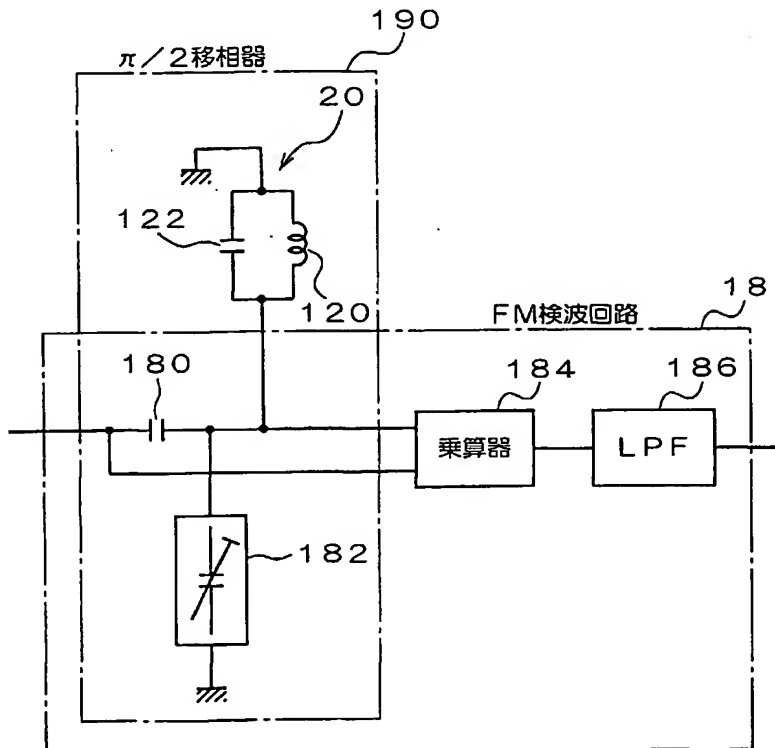
(10) 国際公開番号
WO 2004/023642 A1

- (51) 国際特許分類: H03D 3/06
- (21) 国際出願番号: PCT/JP2003/009642
- (22) 国際出願日: 2003 年 7 月 30 日 (30.07.2003)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2002-253166 2002 年 8 月 30 日 (30.08.2002) JP
- (71) 出願人 (米国を除く全ての指定国について): 新潟精密株式会社 (NIIGATA SEIMITSU CO., LTD.) [JP/JP]; 〒943-0834 新潟県 上越市 西城町 2 丁目 5 番 13 号 Niigata
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 宮城 弘 (MIYAGI, Hiroshi) [JP/JP]; 〒943-0834 新潟県 上越市 西城町 2 丁目 5 番 13 号 新潟精密株式会社内 Niigata (JP). 勝永 浩史 (KATSUNAGA, Hiroshi) [JP/JP]; 〒448-8671 愛知県 刈谷市 豊田町 2 丁目 1 番地 株式会社 豊田自動織機内 Aichi (JP).
- (74) 代理人: 雨貝 正彦 (AMAGAI, Masahiko); 〒169-0074 東京都 新宿区 北新宿 1 丁目 8 番 1 号 北新宿 O C ビル 2 階 雨貝特許事務所 Tokyo (JP).
- (81) 指定国 (国内): CN, US.

[続葉有]

(54) Title: RECEIVER AND ITS ADJUSTMENT SYSTEM AND METHOD

(54) 発明の名称: 受信機およびその調整システム、方法



190... $\pi/2$ PHASE SHIFTER
18... FM DETECTOR
184... MULTIPLIER

(57) Abstract: A receiver and its adjustment system and method that can reduce the effort and the cost required to give good characteristics. The receiver comprises a quadrature detector whose characteristic value is varied by adjusting the capacitance. The quadrature detector comprises a variable capacitance circuit (182) formed on a semiconductor substrate and an LC parallel resonance circuit (20) comprising an inductor (120) and a capacitor (122) formed outside the semiconductor substrate. The characteristic value of the quadrature detector is adjusted by varying the capacitance of the variable capacitance circuit (182).

(57) 要約: 良好な特性を得るためにかかる手間とコストを低減することができる受信機およびその調整システム、方法を提供することを目的とする。受信機には、静電容量値を調整することにより特性値が変化するクオドラチュア検波器が備わっており、このクオドラチュア検波器は、半導体基板上に形成された可変容量回路 182 と、半導体基板の外部に形成されたインダクタ 120 とコンデンサ 122 とからなる LC 並列共振回路 20 とを含んで構成されている。可変容量回路 182 の静電容量値を変更することにより、クオドラチュア検波器

の特性値が調整される。

WO 2004/023642 A1



添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

受信機およびその調整システム、方法

技術分野

本発明は、クォドラチュア検波器等の微調整を行う受信機およびその調整システム、方法に関する。

背景技術

従来から、FM受信機には、フォスタ・シーレ検波器やレシオ検波器、クォドラチュア検波器等の各種の検波方式が用いられている。この中で、クォドラチュア検波器は、所定周波数の中間周波信号とこの信号の位相を $\pi/2$ シフトした信号とを乗算した結果から所定の高周波成分を除去することによりFM検波を行うものであり、入力される中間周波信号に対してその位相を $\pi/2$ だけシフトする $\pi/2$ 移相器が必要になる。この $\pi/2$ 移相器は、例えばインダクタやコイルを並列あるいは直列に組み合わせて構成されている。

ところで、上述した従来の $\pi/2$ 移相器に含まれるインダクタやコンデンサには製造時のばらつきがあるため、それらの素子定数もある範囲でばらついている。例えば、インダクタのインダクタンスやコンデンサの静電容量は、 ± 10 パーセントの範囲内でばらついている。当然ながら、これらのインダクタやコンデンサを組み合わせて $\pi/2$ 移相器を構成した場合には、位相シフト量が $\pi/2$ となる周波数が所定周波数からずれてしまい、クォドラチュア検波器として、すなわちこのクォドラチュア検波器を用いたFM受信機として良好な特性が得られないことになる。このため、従来は、ばらつきの大きな部品の中から所望の特性値を有するものを選別して用いたり、セラミックスフィルタ等の高価な部品を用いて周波数の安定化を図ったりしており、良好な特性を得るために手間とコストがかかっていた。

発明の開示

本発明は、このような点に鑑みて創作されたものであり、その目的は、良好な特性を得るためにかかる手間とコストを低減することができる受信機およびその調整システム、方法を提供することにある。

上述した課題を解決するために、本発明の受信機は、静電容量値を調整することにより特性値が変化する検波器を備えており、この検波器は、半導体基板上に形成された可変容量回路と、半導体基板の外部に形成されたインダクタと第1のコンデンサとからなる共振回路とを含んで構成され、可変容量回路の静電容量値を変更することにより、検波器の特性値が調整可能になっている。これにより、検波器を構成する共振回路のインダクタやコンデンサ等の素子定数が製造時にばらついた場合であっても、半導体基板上に形成された可変容量回路の静電容量値を変更して検波器の特性値を調整することができるため、検波器や受信機として良好な特性を得るために、ばらつきの少ない部品を選別したり高価な部品を使用したりする必要がなく、手間やコストを低減することが可能になる。

また、上述した可変容量回路は、複数の第2のコンデンサと、これら第2のコンデンサのそれぞれを組み合わせで並列接続するスイッチとを備えることが望ましい。これにより、第2のコンデンサの組み合わせを変更しながら並列接続することにより、少ない数の第2のコンデンサを用いて多くの静電容量値を得ることが可能になる。

また、複数の第2のコンデンサのそれぞれは、互いに異なる静電容量を有することが望ましい。これにより、第2のコンデンサの組み合わせを変えることにより、さらに多くの静電容量値を得ることが可能になる。

また、上述した複数の第2のコンデンサのそれぞれは、互いに静電容量が2倍に設定されていることが望ましい。これにより、第2のコンデンサを組み合わせることにより、一定間隔で増減する静電容量値を得ることが可能になる。

また、上述した可変容量回路は、少なくともスイッチの数に対応したビット数のデータを格納する格納手段をさらに備えており、スイッチの接続状態を、格納手段に格納されたデータの各ビットの値に応じて設定することが望ましい。これにより、格納手段に所定のデータを格納するだけで各スイッチの接続状態を設定することが可能になり、検波器の特性を調整する際の手間を低減することができ

る。

また、受信状態が最適となる検波器の特性値が予め測定されて、この特性値に対応するデータが保持された不揮発性のメモリと、受信動作を開始する前にメモリに保持されたデータを読み出して格納手段に格納する制御手段とをさらに備えることが望ましい。これにより、受信状態が最適となるデータを予め求めてメモリに記憶させるだけで受信機毎の調整作業を行うことが可能であり、受信機を最適な受信状態に調整する際の手間を低減することができる。

また、上述した制御手段は、検波器の温度を検出しており、受信動作開始前に格納手段に格納されたデータの内容を、温度変化に応じて変更することが望ましい。これにより、温度が変動して検波器の特性が変化した場合であっても、受信機の最適な受信状態を維持することができる。

また、上述した制御手段は、電源電圧を検出しており、受信動作開始前に格納手段に格納されたデータの内容を、電源電圧の変化に応じて変更することが望ましい。これにより、電源電圧が変動して検波器の特性が変化した場合であっても、受信機の最適な受信状態を維持することができる。

また、上述した検波器は、共振回路と可変容量回路とを含んで構成される $\pi/2$ 移相器を有するクオドラチュア検波器であり、可変容量回路の静電容量値を可変することにより、入力信号に対する $\pi/2$ 移相器における位相シフト量を正確に $\pi/2$ に調整可能にすることが望ましい。共振回路やその他の素子の素子定数が製造時のばらつきによって一定しない場合であっても、可変容量回路の静電容量値を可変することにより、 $\pi/2$ 移相器における位相シフト量を入力信号に対して正確に $\pi/2$ に設定することが可能になるため、製造時に素子定数がばらつく各種部品をそのまま使用することが可能になり、高価な部品を使用する必要がなくなるため、部品コストを大幅に低減することが可能になる。

また、上述した半導体基板には、可変容量回路とともに他の構成回路が一体形成されていることが望ましい。これにより、部品点数の低減によるコストダウンが可能となる。

また、上述した半導体基板上の回路は、CMOSプロセスあるいはMOSプロセスを形成されていることが望ましい。これにより、製造工程の簡略化や部品の

小型化が可能になる。

また、本発明の受信機の調整システムは、上述した受信機を最適な受信状態に調整するものであり、受信機に試験用信号を入力する信号発生器と、受信機における受信状態を測定する測定器と、測定器による測定結果に基づいて受信機の受信状態を判定し、受信状態が最適となるように、可変容量回路に含まれる複数の第2のコンデンサの接続状態を切り替える調整装置とを備えている。また、本発明の受信機の調整方法は、上述した受信機を最適な受信状態に調整する方法であり、受信機に試験用信号を入力するステップと、受信機における受信状態を測定するステップと、受信機の受信状態の測定結果に基づいて受信機の受信状態を判定し、受信状態が最適となるように、可変容量回路に含まれる複数の第2のコンデンサの接続状態を切り替えるステップとを有している。この調整システムを用いることにより、あるいは、この調整方法を実施することにより、製造時の素子定数のばらつきが大きな部品を用いた場合であっても、可変容量回路内の第2のコンデンサの接続状態を切り替えながら受信機の最適な受信状態を設定することができ、部品選定に要する手間が低減できるとともに部品コストの低減が可能になる。

また、本発明の受信機の調整システムは、上述したメモリを備える受信機を最適な受信状態に調整するものであり、受信機に試験用信号を入力する信号発生器と、受信機における受信状態を測定する測定器と、測定器による測定結果に基づいて受信機の受信状態を判定し、受信状態が最適となるように、格納手段に格納されるデータを決定し、このデータをメモリに書き込む制御装置とを備えている。

また、本発明の受信機の調整方法は、上述したメモリを備える受信機を最適な受信状態に調整する方法であり、受信機に試験用信号を入力するステップと、受信機における受信状態を測定するステップと、受信機の受信状態の測定結果に基づいて受信機の受信状態を判定し、受信状態が最適となるように、格納手段に格納されるデータを決定し、このデータをメモリに書き込むステップとを有している。

この調整システムを用いることにより、あるいは、この調整方法を実施することにより、製造時の素子定数のばらつきが大きな部品を用いた場合であっても、

可変容量回路内の第2のコンデンサの接続状態を切り替えながら受信機の最適な受信状態を設定し、このときのデータをメモリに格納するだけで、通常動作時の受信機の最適な受信状態を維持することができ、部品選定に要する手間が低減できるとともに部品コストの低減が可能になる。

図面の簡単な説明

- 図1は、一実施形態のFM受信機の構成を示す図、
- 図2は、FM検波回路とLC並列共振回路によって構成されるクォドラチュア検波器の詳細構成を示す図、
- 図3は、可変容量回路の詳細構成を示す図、
- 図4は、FM受信機を含む調整システムの全体構成を示す図、
- 図5は、レベルメータの出力V_oと可変容量回路内のレジスタに格納するデータNとの関係を示す図、
- 図6は、パソコンによって最適値を測定する動作手順を示す流れ図、
- 図7は、図6に示す調整が終了した後のFM受信機の起動時の動作手順を示す流れ図、
- 図8は、温度変化を考慮したFM受信機の動作手順を示す流れ図、
- 図9は、電源電圧の変動を考慮したFM受信機の動作手順を示す図である。

発明を実施するための最良の形態

以下、本発明を適用した一実施形態のFM受信機について、図面を参照しながら詳細に説明する。

図1は、本実施形態のFM受信機の構成を示す図である。図1に示すFM受信機は、1チップ部品10として形成された高周波増幅回路11、混合回路12、局部発振器13、中間周波フィルタ14、16、中間周波増幅回路15、リミット回路17、FM検波回路18と、1チップ部品10とは別に設けられたステレオ復調回路19、LC並列共振回路20、マイコン（マイクロコンピュータ）21、EEPROM22とを含んで構成されている。

アンテナ9によって受信したFM変調波を高周波増幅回路11によって増幅し

た後、局部発振器 13 から出力される局部発振信号を混合することにより、高周波信号から中間周波信号への変換を行う。中間周波フィルタ 14、16 は、中間周波増幅回路 15 の前段および後段に設けられており、入力される中間周波信号から所定の帯域成分のみを抽出する。中間周波増幅回路 15 は、中間周波フィルタ 14、16 を通過する一部の中間周波信号を増幅する。リミット回路 17 は、入力される中間周波信号を高利得で増幅して、振幅一定の信号を出力する。FM 検波回路 18 は、1 チップ部品 10 の外部に接続された LC 並列共振回路 20 とともにクォドラチュア検波器を形成しており、リミット回路 17 から出力される振幅一定の信号に対して FM 検波処理を行う。上述した 1 チップ部品 10 は、CMOS プロセスあるいは MOS プロセスを用いて半導体基板上に一体形成されている。この半導体基板には、図 1 に示した 1 チップ部品 10 を構成する各回路のみが形成されている場合の他に、各種のアナログ回路やデジタル回路が形成されている場合が考えられる。また、ステレオ復調回路 19 は、FM 検波回路 18 から出力される FM 検波後のコンボジット信号に対してステレオ復調処理を行って、L 信号および R 信号を生成する。

FM 検波回路 18 および LC 並列共振回路 20 によって構成される本実施形態のクォドラチュア検波器では、リミット回路 17 から入力される所定周波数（例えば 10.7 MHz）の中間周波信号に対して正確に位相が $\pi/2$ ずれた信号を生成する必要があるため、このために LC 並列共振回路 20 が用いられる。ところが、LC 並列共振回路 20 を構成するインダクタ 120 やコンデンサ 122 の素子定数や FM 検波回路 18 に含まれるコンデンサの素子定数等には、製造時のばらつきがある程度許容されているため、これらの各部品を組み合わせたときに無調整で入力信号の位相を正確に 90° ずらすことはほとんど困難である。このため、本実施形態では、FM 検波回路 18 内に静電容量値が変更可能な可変容量回路（後述する）が含まれており、この回路の静電容量値を調整することによって、入力信号の位相を正確に $\pi/2$ ずらすことができるようになっている。

マイコン 21 は、FM 受信機が起動されたときに、FM 検波回路 18 に含まれる可変容量回路の静電容量値を所定の調整値に設定する制御手段である。この調整値は、FM 受信機の製造時等に予め測定された値が用いられる。EEPROM

22は、この調整値を記憶する不揮発性のメモリである。

次に、本実施形態のクォドラチュア検波器の詳細について説明する。図2は、FM検波回路18とLC並列共振回路20によって構成されるクォドラチュア検波器の詳細構成を示す図である。

図2に示すように、FM検波回路18は、コンデンサ180、可変容量回路182、乗算器184、LPF（ローパスフィルタ）186を含んで構成されている。コンデンサ180および可変容量回路182と外部に接続されるLC並列共振回路20とによって $\pi/2$ 移相器190が構成されている。可変容量回路182は、LC並列共振回路20と並列接続されており、コンデンサ180がこれらの並列回路にさらに直列接続されている。可変容量回路182は、所定範囲内で静電容量値が任意に設定可能であり、 $\pi/2$ 移相器190による位相シフト量を所定周波数の中間周波信号に対して正確に $\pi/2$ にするために静電容量値が調整される。

乗算器184は、リミット回路17から出力される中間周波信号と、この中間周波信号の位相を $\pi/2$ 移相器190で $\pi/2$ シフトした信号とを掛け合わせる。LPF186は、乗算器184の出力信号に含まれる不要な高域成分を除去する。

図3は、可変容量回路182の詳細構成を示す図である。図3に示すように、可変容量回路182は、レジスタ188、スイッチSw0～Sw7、コンデンサC0～C7を含んで構成されている。レジスタ188は、8ビットデータを格納する格納手段であり、その最下位ビットd0から最上位ビットd7までの各ビットを並列に出力する。

コンデンサC0は、一方端がLC並列共振回路20の一方端に接続されており、他方端がスイッチSw0を介して接地されている。LC並列共振回路20の他方端は接地されているため、スイッチSw0がオンされるとLC並列共振回路20にさらにコンデンサC0が並列に接続される。同様に、コンデンサC1～C7のそれぞれは、一方端がLC並列共振回路20の一方端に接続されており、他方端がスイッチSw1～Sw7のいずれかを介して接地されている。スイッチSw1～Sw7のそれぞれがオンされると、対応するコンデンサC1～C7がLC並列共振回路20に並列に接続される。

スイッチ $S w 0 \sim S w 7$ のそれぞれは、レジスタ 188 に格納された 8 ビットデータの各ビット $d 0 \sim d 7$ の値に対応してオンオフ状態が設定される。具体的には、スイッチ $S w 0$ は、最下位ビット $d 0$ に対応しており、 $d 0$ の値が “1” のときにオンされ、“0” のときにオフされる。同様に、 $S w 1 \sim S w 7$ のそれぞれは、第 1 ビット $d 1 \sim$ 最上位ビット $d 7$ のそれぞれに対応しており、各ビットの値が “1” のときにオンされ、“0” のときにオフされる。

また、コンデンサ $C 0$ の静電容量を $C t$ ($= 2^0 \times C t$) としたときに、コンデンサ $C 1$ の静電容量は $2 C t$ ($= 2^1 \times C t$) に、コンデンサ $C 2$ の静電容量は $4 C t$ ($= 2^2 \times C t$) に、…、コンデンサ $C 7$ の静電容量は $128 C t$ ($= 2^7 \times C t$) にそれぞれ設定されている。

上述した可変容量回路 182 は、コンデンサ $C 0$ に直列接続されたスイッチ $S w 0$ のみがオンされたときに最も小さな静電容量 C_{min} ($= C t$) となり、全てのコンデンサ $C 0 \sim C 7$ のそれぞれに接続されたスイッチ $S w 0 \sim S w 7$ がオンされたときに最も大きな静電容量 C_{max} ($= (2^0 + 2^1 + 2^2 + 2^3 + 2^4 + 2^5 + 2^6 + 2^7) C t$) となる。レジスタ 188 に格納するデータの内容を変更してスイッチ $S w 0 \sim S w 7$ のオンオフ状態を適宜切り替えることにより、可変容量回路 182 全体の静電容量値を、 $C_{min} \sim C_{max}$ の範囲で $C t$ を単位として階段状に切り替えることが可能となる。

したがって、LC 並列共振回路 20 を構成するインダクタ 120 やコンデンサ 122 の素子定数や FM 検波回路 18 に含まれるコンデンサ 180 等の素子定数にばらつきがあつて、LC 並列共振回路 20 やコンデンサ 180 等を組み合わせで構成される $\pi/2$ 移相器 190 による位相シフト量が、例えば 10.7 MHz の中間周波信号に対して正確に $\pi/2$ にならない場合であっても、可変容量回路 182 の静電容量値を適当な値に設定することにより、確実に $\pi/2$ に設定することができる。

ところで、LC 並列共振回路 20 を構成するインダクタ 120 とコンデンサ 122 のそれぞれの素子定数は、 $\pm 5\%$ の範囲でばらつくことが経験上知られている。すなわち、LC 並列共振回路 20 全体でみると、共振周波数が $\pm 10\%$ の範囲でばらつくことになる。したがって、10.7 MHz の中間周波信号の近傍に

においてその±10%の範囲(2140kHz)で共振周波数を可変できればよいことになる。また、この周波数範囲内において、10kHz単位で共振周波数を可変することができれば十分であることが知られており、このとき必要になるステップ数Mは214(=2140/10)となる。上述したレジスタ188に格納するデータを8ビットとして、256(=2⁸)のステップ数を確保することにより、実用的な調整が可能となる。

次に、本実施形態のFM受信機の具体的な調整方法について説明する。図4は、FM受信機を含む調整システムの全体構成を示す図である。この調整システムは、本実施形態のFM受信機1の他に、信号発生器(SG)200、レベルメータ202、パソコン(パーソナルコンピュータ:PC)210を備える。

信号発生器200は、所定周波数の試験信号を発生する。例えば、FM放送の受信帯域に含まれる周波数の試験信号が信号発生器200から出力されて、高周波増幅回路11に入力される。レベルメータ202は、FM受信機に含まれるFM検波回路18から出力される信号のレベルを測定する測定器である。なお、本実施形態では、FM検波回路18の出力信号をレベルメータ202に入力しているが、ステレオ復調回路19の出力信号をレベルメータ202に入力するようにしてもよい。

パソコン210は、メモリやハードディスク装置に記憶された所定の調整用プログラムを実行することにより、レベルメータ202の出力を観察しながらFM検波回路18内の可変容量回路182の静電容量値を調整し、その結果をEEPROM22に書き込む処理を行う制御装置として動作する。

図5は、レベルメータ202の出力V_oと可変容量回路182内のレジスタ188に格納するデータNとの関係を示す図である。レジスタ188に格納するデータNは、可変容量回路182が含まれる $\pi/2$ 移相器190における位相シフト量が $\pi/2$ のときにレベルメータ202の出力V_oが最大となる最適値N1が存在する。この最適値N1は、LC並列共振回路20を構成するインダクタ120やコンデンサ122等の製造時のばらつきに応じて各FM受信機毎に異なり、パソコン210は、各FM受信機について最適値N1を測定する。

図6は、パソコン210によって最適値N1を測定する動作手順を示す流れ図

である。まず、パソコン210は、レジスタ188に格納するデータNとして初期値N0をセットする（ステップ100）。例えば、それまでの測定で得られた複数のFM受信機1に対応する複数の最適値N1の平均値が初期値N0として用いられる。初期値N0がレジスタ188に格納された後、パソコン210は、レベルメータ202の出力Voを取り込む（ステップ101）。

また、パソコン210は、レジスタ188に格納するデータN（=N0）に対して1を加算して更新した後（ステップ102）、レベルメータ202の出力Vo'を取り込む（ステップ103）。

次に、パソコン210は、2回目に取り込んだレベルメータ202の出力Vo'と1回目に取り込んだレベルメータ202の出力Voとがほぼ一致しているかを判定する（ステップ104）。図5に示したように、レベルメータ202の出力Voは、レジスタ188に格納するデータNが最適値N1の近傍の範囲Aに含まれるようになるとほとんど変化しなくなる。ステップ104では、データNがこの範囲Aに含まれるか否かが判定される。2回取り込んだレベルメータ202の出力Vo、Vo'がほぼ等しい場合（完全に一致する場合と、完全に一致はしないが差が所定値以内の場合の両方が含まれる）にはステップ104の判定において肯定判断が行われ、次に、パソコン210は、データNをEEPROM22に書き込んで（ステップ105）、一連の調整動作を終了する。

また、2回取り込んだレベルメータ202の出力Vo、Vo'が一致しない場合にはステップ104の判定において否定判断が行われ、次に、パソコン210は、後に取り込んだレベルメータ202の出力Vo'の方が前に取り込んだ出力Voよりも大きいか否かを判定する（ステップ106）。後に取り込んだ出力Vo'の方が前に取り込んだ出力Voよりも大きい場合とは、その時点のデータNが図5に示した範囲Bに含まれる場合である。この場合にはステップ106において肯定判断が行われ、次に、パソコン210は、1を加算してデータNの値を更新した後（ステップ107）、ステップ103に戻ってレベルメータ202の出力Vo'の取り込み動作の処理を繰り返す。反対に、後に取り込んだ出力Vo'の方が前に取り込んだVoよりも小さくて、その時点のデータNが図5に示した範囲Cに含まれる場合には、ステップ106の判定において否定判断が行われ、

次に、パソコン 210 は、1 を減算してデータ N の値を更新した後（ステップ 108）、ステップ 103 に戻ってレベルメータ 202 の出力 V_o' の取り込み動作を繰り返す。

このように、本実施形態の FM 受信機 1 では、レジスタ 188 に格納するデータ N を可変することにより可変容量回路 182 の静電容量値を変更し、この可変容量回路 182 とコンデンサ 180 と LC 並列共振回路 20 とで構成される $\pi/2$ 移相器 190 において位相シフト量が $\pi/2$ となる周波数を正確に調整することができる。特に、可変容量回路 182 に含まれる複数のコンデンサ $C_0 \sim C_7$ の各静電容量値を順に 2 倍になるように設定し、これらを適宜組み合わせで並列接続して用いることにより、少ない数のコンデンサを組み合わせで一定間隔に静電容量値を変化させることが可能になる。

図 7 は、図 6 に示す調整が終了した後の FM 受信機 1 の起動時の動作手順を示す流れ図である。

FM 受信機 1 の電源スイッチ（図示せず）が投入されると、マイコン 21 は、EEPROM 22 に格納されたデータ N を読み込み（ステップ 200）、可変容量回路 182 内のレジスタ 188 にセットする（ステップ 201）。このデータ N は、FM 検波回路 18 が最適な状態で動作するように予め測定された最適値 N_1 が設定されているため、このデータ N をレジスタ 188 にセットすることにより、FM 受信機 1 の電源スイッチを投入する毎に最適な受信状態を設定することが可能になる。このようにして、データ N のセットが終了した後、FM 受信機 1 は、通常の受信動作を開始する（ステップ 202）。

このように、本実施形態の受信機では、クォドラチャ検波器を構成する LC 並列共振回路 20 に含まれるインダクタ 120 やコンデンサ 122 等の素子定数が製造時にばらついた場合であっても、半導体基板上に形成された可変容量回路 182 の静電容量値を変更してこの検波器の特性値を調整することができるため、検波器や受信機として良好な特性を得るために、ばらつきの少ない部品を選別したり高価な部品を使用したりする必要がなく、手間やコストを低減することが可能になる。

また、可変容量回路 182 では、コンデンサ $C_0 \sim C_7$ の組み合わせを変更し

ながら並列接続することにより、少ない数のコンデンサを用いて多くの静電容量値を得ることが可能になる。また、これらのコンデンサの静電容量値を互いに異ならせることにより、並列接続するコンデンサの組み合わせを変えることにより、さらに多くの静電容量値を得ることが可能になる。特に、互いに静電容量が2倍になるように各コンデンサの静電容量値を設定するとともに、これらのコンデンサの組み合わせを変えることにより、一定間隔で増減する静電容量値を得ることが可能になる。

また、可変容量回路182では、スイッチSw0～Sw7の数に対応したビット数のデータを格納するレジスタ188を備えており、このレジスタ188にデータを格納するだけで各スイッチの接続状態を設定することが可能になるため、検波器の特性を調整する際の手間を低減することができる。

また、受信機には、受信状態が最適となる検波器の特性値が予め測定されたときに、この特性値に対応するデータが保持されたEEPROM22と、受信動作を開始する前にEEPROM22に保持されたデータを読み出してレジスタ188に格納するマイコン21とが備わっているため、受信状態が最適となるデータを予め求めてEEPROM22に記憶させるだけで受信機毎の調整作業を行うことが可能であり、受信機を最適な受信状態に調整する際の手間を低減することができる。

また、可変容量回路182とともに他の構成回路が半導体基板上に一体形成されているため、部品点数の低減によるコストダウンが可能となる。特に、CMOSプロセスあるいはMOSプロセスを用いて半導体基板上の回路を形成することにより、製造工程の簡略化や部品の小型化が可能になる。

なお、本発明は上記実施形態に限定されるものではなく、本発明の要旨の範囲内において種々の変形実施が可能である。上述した実施形態では、FM受信機の受信状態が最適となるデータNを予め測定してEEPROM22に格納しておいて、電源スイッチ投入時にこのデータNを読み込むようにしたが、温度変化が激しい場合や、温度変化に応じて特性値が大きく変化する素子を用いた場合等には、電源スイッチを投入した起動時だけでなく、温度が大きく変化した際にデータNの再設定を行うことが望ましい。

図 8 は、温度変化を考慮した FM 受信機の動作手順を示す流れ図である。まず、温度変化を考慮しない FM 受信機と同様に、電源スイッチ（図示せず）が投入されると、マイコン 21 は、EEPROM 22 に格納されたデータ N を読み込み（ステップ 200）、可変容量回路 182 内のレジスタ 188 にセットする（ステップ 201）。その後、FM 受信機による通常の受信動作が開始される（ステップ 202）。

次に、マイコン 21 は、LC 並列共振回路 20 や FM 検波回路 18 の周辺温度を測定する（ステップ 203）。この測定は、電流値や両端電圧等が温度に依存する素子を用いて行われる。例えば、ダイオードに電流を流しておいて、その値を調べることにより、容易に上述した周囲温度を測定することができる。

次に、マイコン 21 は、所定の温度変化があったか否かを判定する（ステップ 204）。レジスタ 188 にデータ N をセットした時点の温度を基準にして、所定範囲を超えた温度変化（例えば $\pm 10^{\circ}\text{C}$ 以上）があったか否かが判定される。温度変化がほとんどない場合や、温度変化があってもその変化が少ない場合にはステップ 204 の判定において否定判断が行われ、この判定動作が繰り返される。

また、所定範囲を超えた温度変化があった場合にはステップ 204 の判定において肯定判断が行われ、次に、マイコン 21 は、レジスタ 188 に格納されたデータ N の内容を、変化後の温度に対応した値に変更する（ステップ 205）。温度変化がどの程度変化したときに、レジスタ 188 に格納するデータ N をどの程度変化させればよいかは、予め測定しておいたり、インダクタ 120 のインダクタンスやコンデンサ 122 の静電容量等の温度係数に基づいて計算することにより求めることができる。レジスタ 188 に格納されたデータ N の値が変更されると、ステップ 203 に戻って温度測定以降の処理が繰り返される。

このように、温度が変化することによってクォドラチュア検波器の特性が変化する場合であっても、変化する温度にあわせて可変容量回路 182 の静電容量値を調整することができるため、常に最適の受信状態を実現することが可能になる。

また、FM 受信機が受信動作を開始した後に電源電圧の変動を監視して、レジスタ 188 に格納するデータ N の値を適宜変更するようにしてもよい。

図 9 は、電源電圧の変動を考慮した FM 受信機の動作手順を示す図である。ま

ず、温度変化を考慮しないFM受信機と同様に、電源スイッチ（図示せず）が投入されると、マイコン21は、EEPROM22に格納されたデータNを読み込み（ステップ200）、可変容量回路182内のレジスタ188にセットする（ステップ201）。その後、FM受信機による通常の受信動作が開始される（ステップ202）。

次に、マイコン21は、電源電圧を測定する（ステップ210）。例えば、この測定は、A/D（アナログーデジタル）変換器を用いて電源端子の電圧を直接検出したり、所定の基準電圧と電源端子の電圧とを電圧比較器で比較することにより行うことができる。

次に、マイコン21は、所定の電源電圧の変動があったか否かを判定する（ステップ211）。レジスタ188にデータNをセットした時点の電源電圧を基準にして（動作開始直後であって1回もデータNの更新がなされていない場合には、出荷前にデータNをセットした時点の電源電圧を基準にする）、所定範囲を超えた電源電圧変化（例えば ± 0.3 V以上）があったか否かが判定される。電源電圧変化がほとんどない場合や、電源電圧変化があってもその変化が少ない場合にはステップ211の判定において否定判断が行われ、この判定動作が繰り返される。

また、所定範囲を超えた電源電圧変化があった場合にはステップ211の判定において肯定判断が行われ、次に、マイコン21は、レジスタ188に格納されたデータNの内容を、変化後の電源電圧に対応した値に変更する（ステップ212）。電源電圧がどの程度変化したときに、レジスタ188に格納するデータNをどの程度変化させればよいかは、予め測定しておいたり、シミュレーション等によって計算することにより求めることができる。レジスタ188に格納されたデータNの値が変更されると、ステップ210に戻って電源電圧測定以降の処理が繰り返される。

また、上述した実施形態では、クオドラチュア検波器の特性を調整したが、可変容量回路182の静電容量値を調整することにより特性値が変更可能であれば、他の方式の検波器に本発明を適用してもよい。

また、上述した実施形態では、レベルメータ202を用いて受信機の受信状態

を測定するようにしたが、代わりに歪率計を用いるようにしてもよい。歪率計を用いた場合には、その出力レベルが最小のときに受信機の受信状態が最良になるため、図6に示したステップ106の判定において大小比較の対象を反対にして、後に取り込んだ歪率計の出力 (V_o') の方が前に取り込んだ出力 (V_o) よりも小さいか否かを判定すればよい。

産業上の利用可能性

上述したように、本発明によれば、検波器を構成する共振回路のインダクタやコンデンサ等の素子定数が製造時にばらついた場合であっても、半導体基板上に形成された可変容量回路の静電容量値を変更して検波器の特性値を調整することができるため、検波器や受信機として良好な特性を得るために、ばらつきの少ない部品を選別したり高価な部品を使用したりする必要がなく、手間やコストを低減することが可能になる。

請 求 の 範 囲

1. 静電容量値を調整することにより特性値が変化する検波器を備える受信機において、

前記検波器は、半導体基板上に形成された可変容量回路と、前記半導体基板の外部に形成されたインダクタと第1のコンデンサとからなる共振回路とを含んで構成され、

前記可変容量回路の静電容量値を変更することにより、前記検波器の特性値が調整可能であることを特徴とする受信機。

2. 前記可変容量回路は、複数の第2のコンデンサと、これら第2のコンデンサのそれぞれを組み合わせで並列接続するスイッチとを備えることを特徴とする請求の範囲第1項記載の受信機。

3. 複数の前記第2のコンデンサのそれぞれは、互いに異なる静電容量を有することを特徴とする請求の範囲第2項記載の受信機。

4. 複数の前記第2のコンデンサのそれぞれは、互いに静電容量が2倍に設定されていることを特徴とする請求の範囲第2項記載の受信機。

5. 前記可変容量回路は、少なくとも前記スイッチの数に対応したビット数のデータを格納する格納手段をさらに備えており、

前記スイッチの接続状態を、前記格納手段に格納されたデータの各ビットの値に応じて設定することを特徴とする請求の範囲第2項記載の受信機。

6. 受信状態が最適となる前記検波器の特性値が予め測定されて、この特性値に対応する前記データが保持された不揮発性のメモリと、

受信動作を開始する前に前記メモリに保持された前記データを読み出して前記格納手段に格納する制御手段と、

をさらに備えることを特徴とする請求の範囲第5項記載の受信機。

7. 前記制御手段は、前記検波器の温度を検出しており、受信動作開始前に前記格納手段に格納された前記データの内容を、温度変化に応じて変更することを特徴とする請求の範囲第6項記載の受信機。

8. 前記制御手段は、電源電圧を検出しており、受信動作開始前に前記格納手段に格納された前記データの内容を、前記電源電圧の変化に応じて変更することを

特徴とする請求の範囲第6項記載の受信機。

9. 前記検波器は、前記共振回路と前記可変容量回路とを含んで構成される $\pi/2$ 移相器を有するクォドラチュア検波器であり、

前記可変容量回路の静電容量値を可変することにより、入力信号に対する前記 $\pi/2$ 移相器における位相シフト量を正確に $\pi/2$ に調整可能にすることを特徴とする請求の範囲第1項記載の受信機。

10. 前記半導体基板には、前記可変容量回路とともに他の構成回路が一体形成されていることを特徴とする請求の範囲第1項記載の受信機。

11. 前記半導体基板上の回路は、CMOSプロセスあるいはMOSプロセスを形成されていることを特徴とする請求の範囲第1項記載の受信機。

12. 請求項1に記載の受信機を最適な受信状態に調整する受信機の調整システムであって、

前記受信機に試験用信号を入力する信号発生器と、

前記受信機における受信状態を測定する測定器と、

前記測定器による測定結果に基づいて前記受信機の受信状態を判定し、受信状態が最適となるように、前記可変容量回路に含まれる複数の前記第2のコンデンサの接続状態を切り替える調整装置と、

を備えることを特徴とする調整システム。

13. 請求項6に記載の受信機を最適な受信状態に調整する受信機の調整システムであって、

前記受信機に試験用信号を入力する信号発生器と、

前記受信機における受信状態を測定する測定器と、

前記測定器による測定結果に基づいて前記受信機の受信状態を判定し、受信状態が最適となるように、前記格納手段に格納される前記データを決定し、このデータを前記メモリに書き込む制御装置と、

を備えることを特徴とする調整システム。

14. 請求項1に記載の受信機を最適な受信状態に調整する受信機の調整方法であって、

前記受信機に試験用信号を入力するステップと、

前記受信機における受信状態を測定するステップと、

前記受信機の受信状態の測定結果に基づいて前記受信機の受信状態を判定し、
受信状態が最適となるように、前記可変容量回路に含まれる複数の前記第2のコンデンサの接続状態を切り替えるステップと、

を有することを特徴とする受信機の調整方法。

15. 請求項6に記載の受信機を最適な受信状態に調整する受信機の調整方法であって、

前記受信機に試験用信号を入力するステップと、

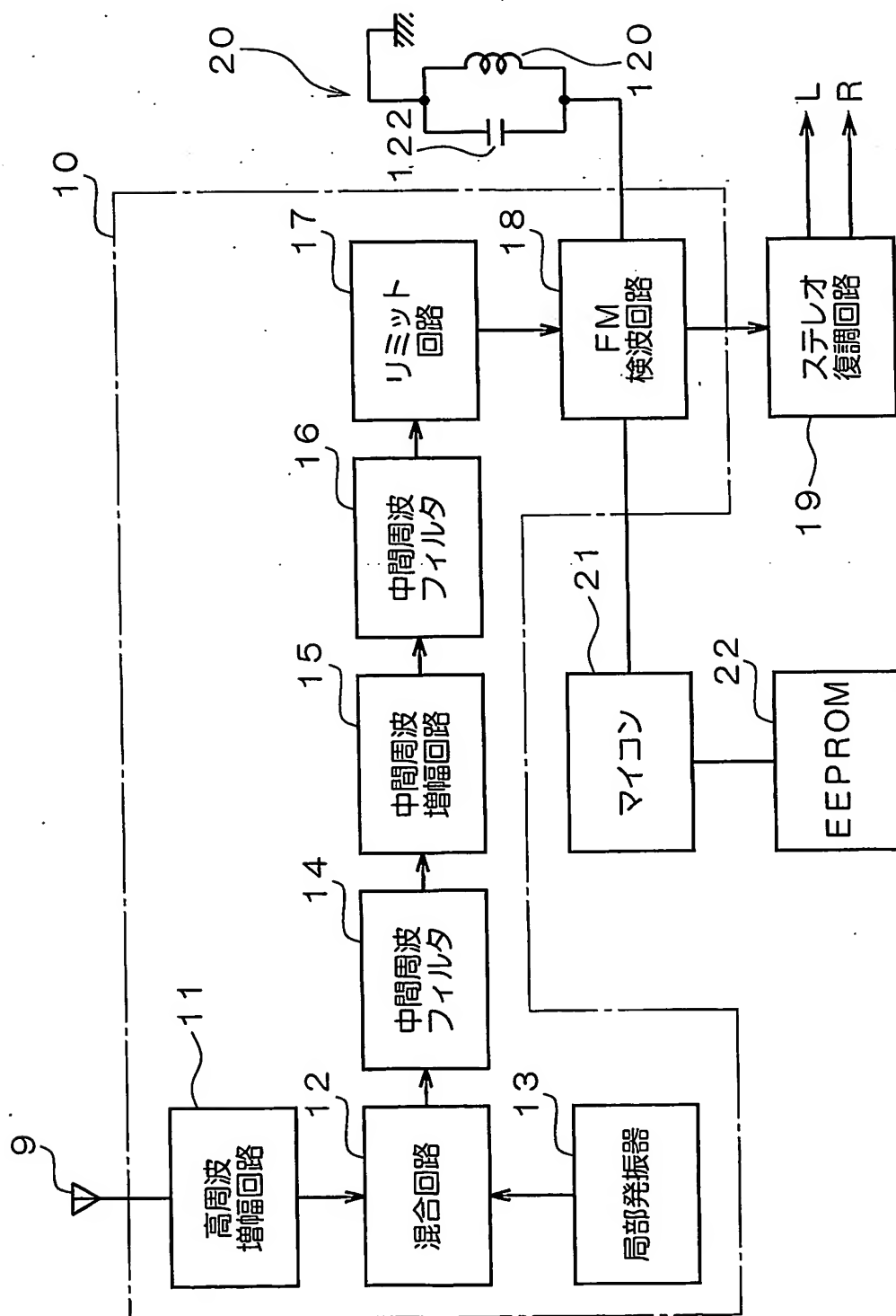
前記受信機における受信状態を測定するステップと、

前記受信機の受信状態の測定結果に基づいて前記受信機の受信状態を判定し、
受信状態が最適となるように、前記格納手段に格納される前記データを決定し、
このデータを前記メモリに書き込むステップと、

を有することを特徴とする受信機の調整方法。

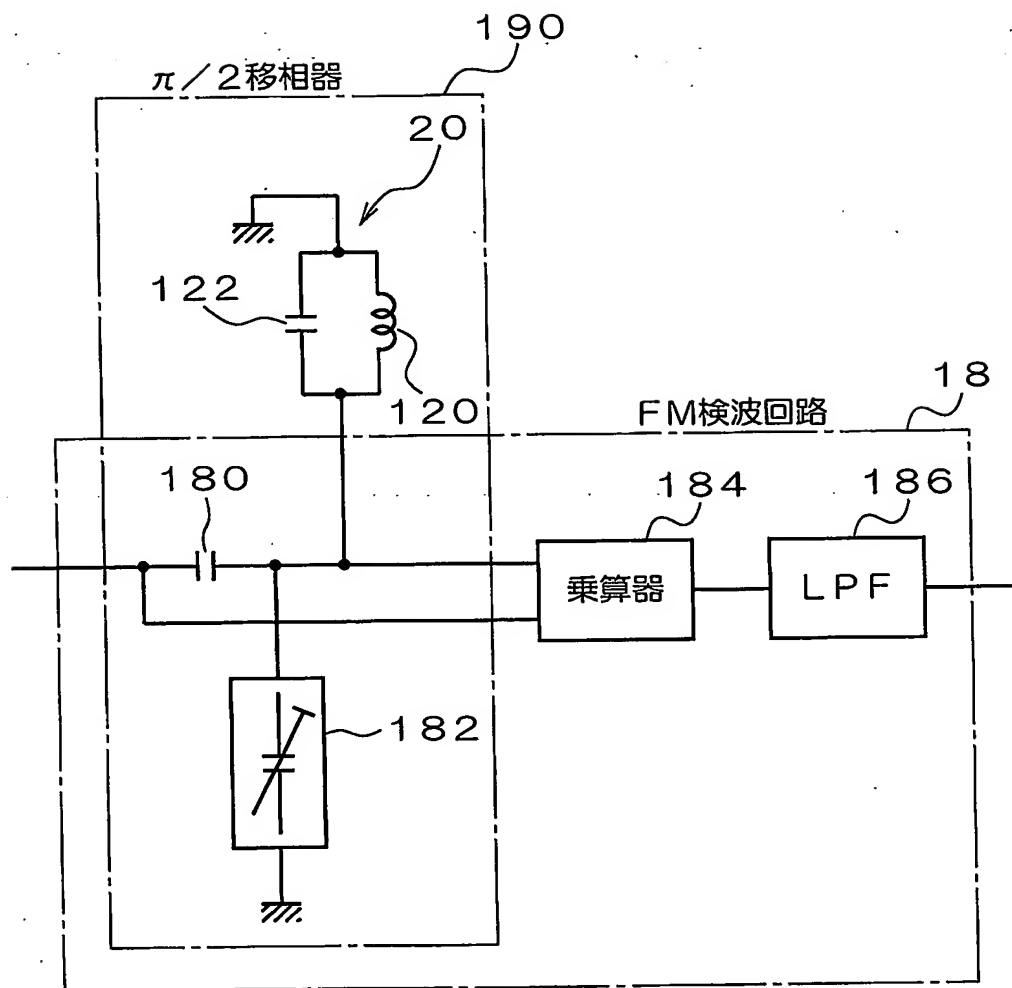
1/9

図1



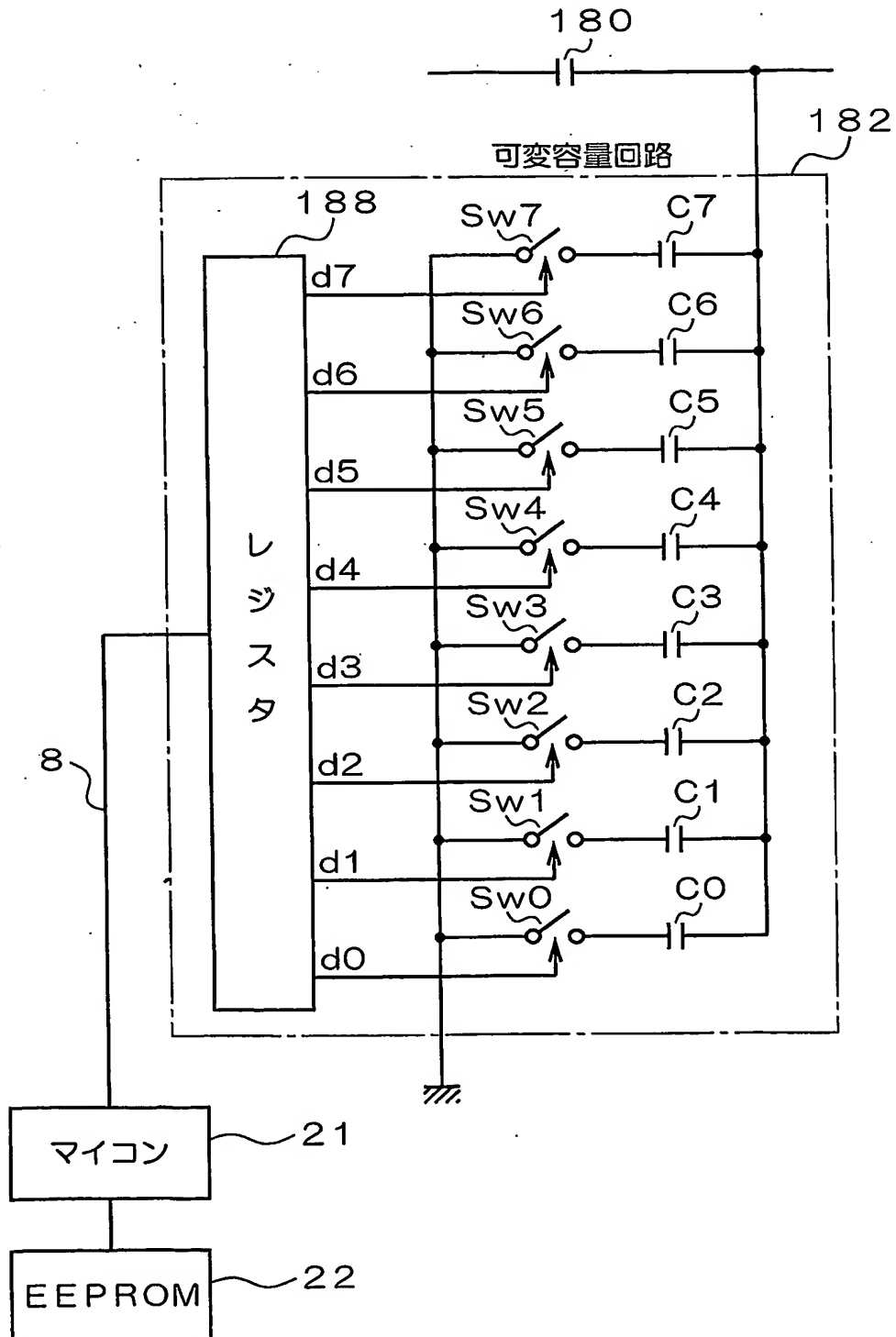
2/9

図2



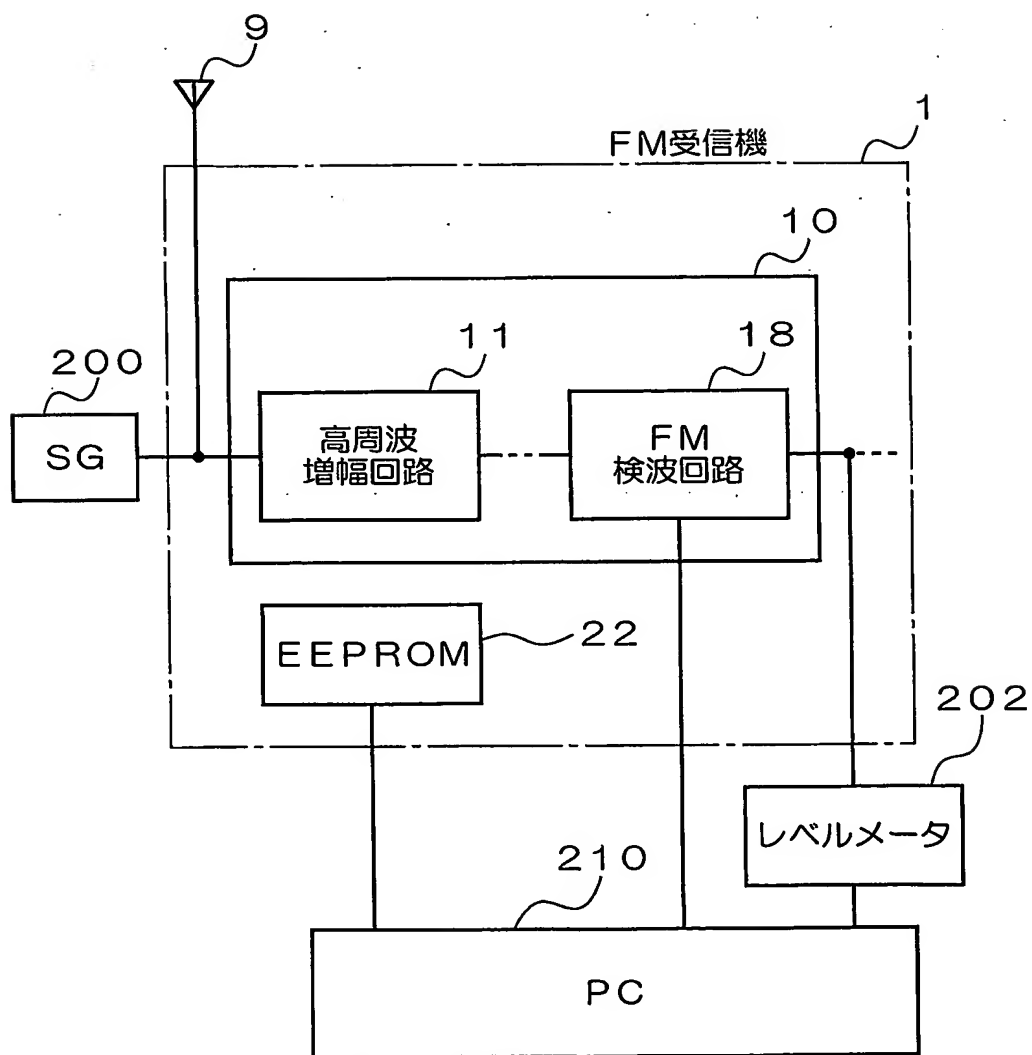
3/9

図3



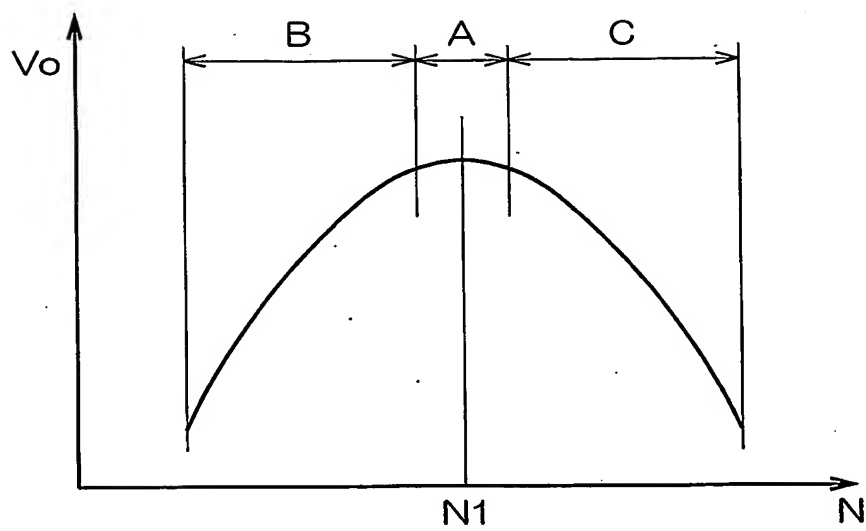
4/9

図4



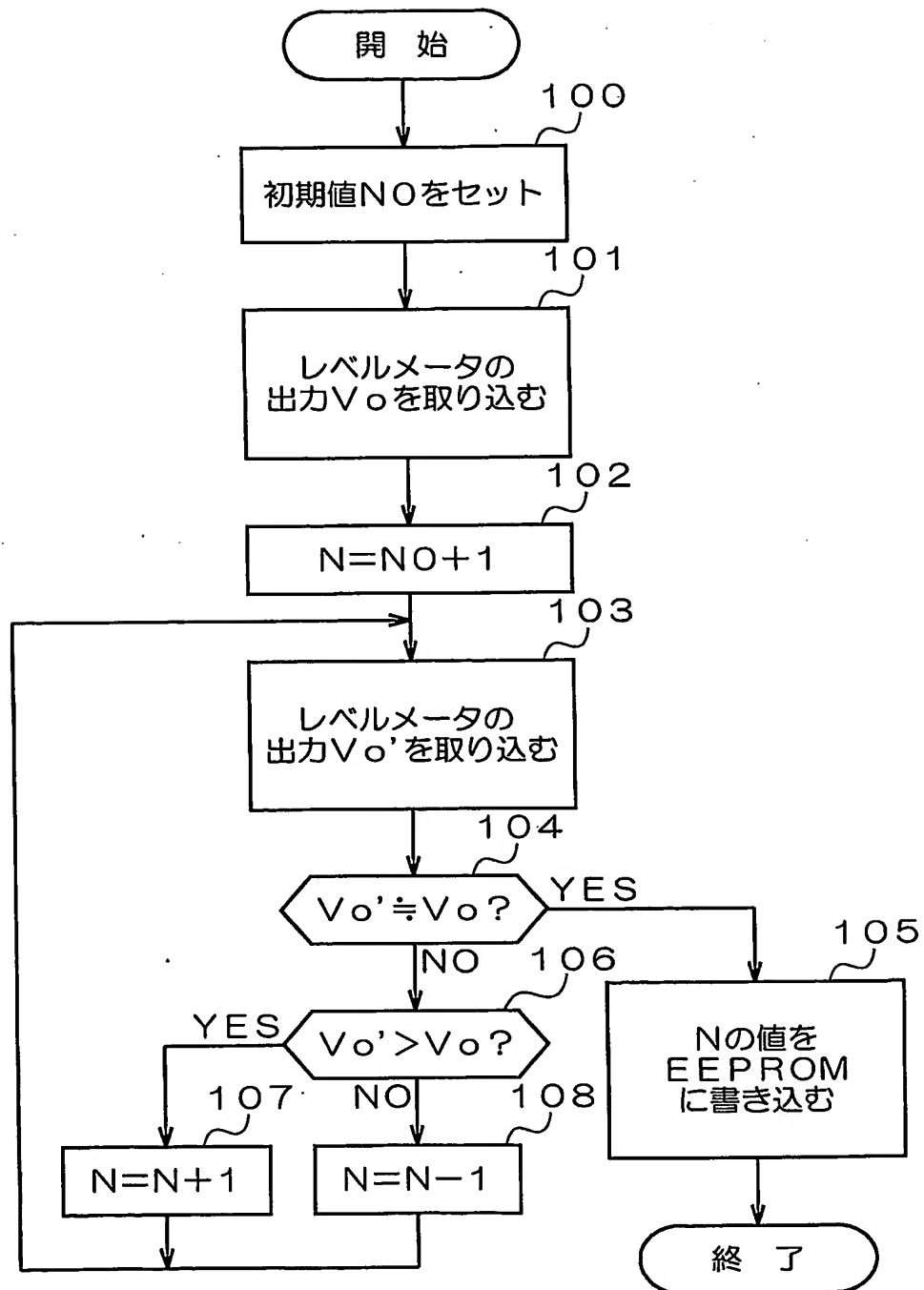
5/9

図5



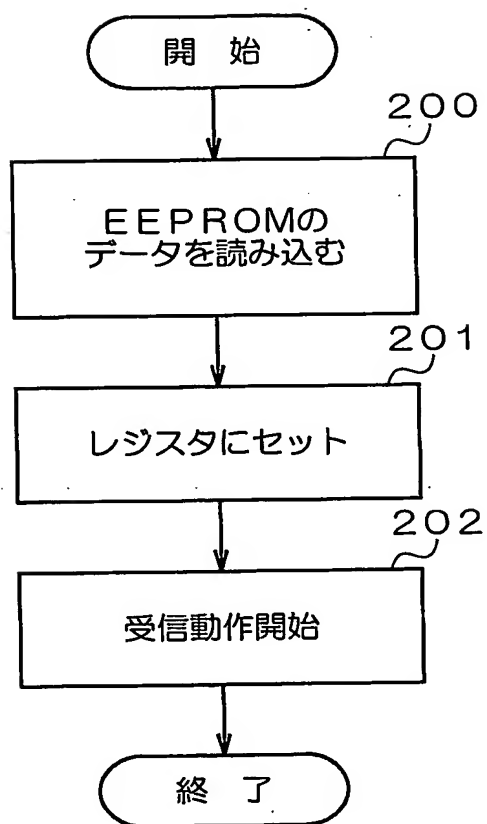
6/9

図6



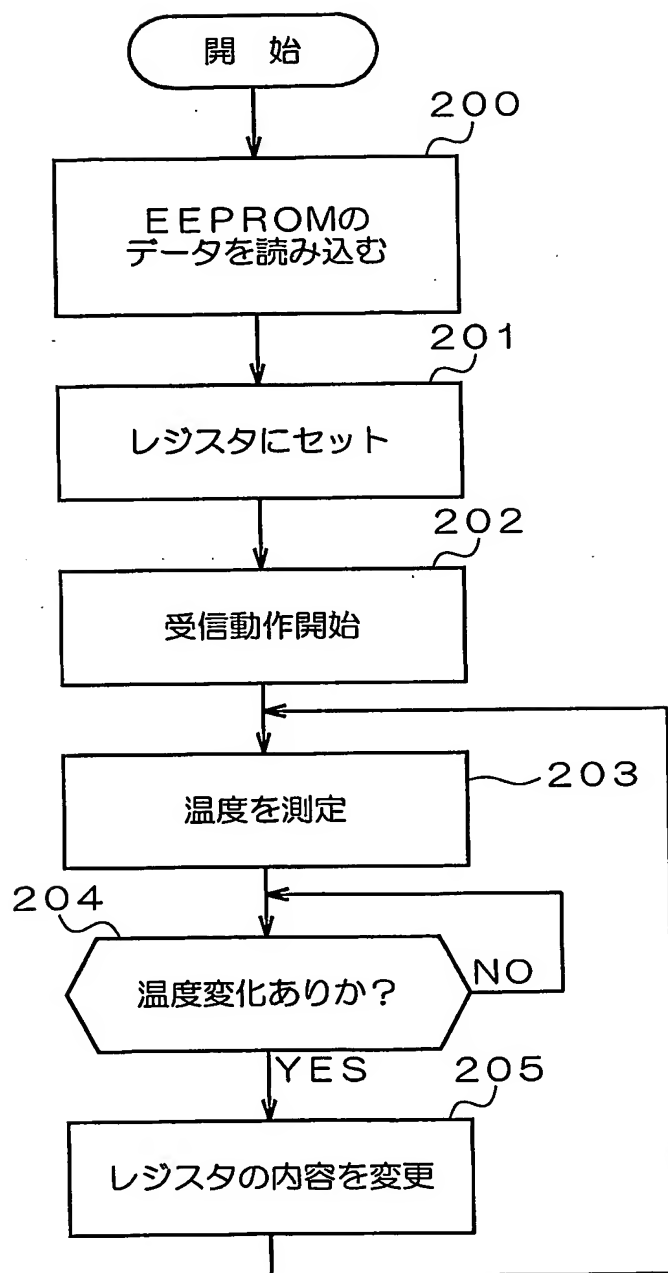
7/9

図7



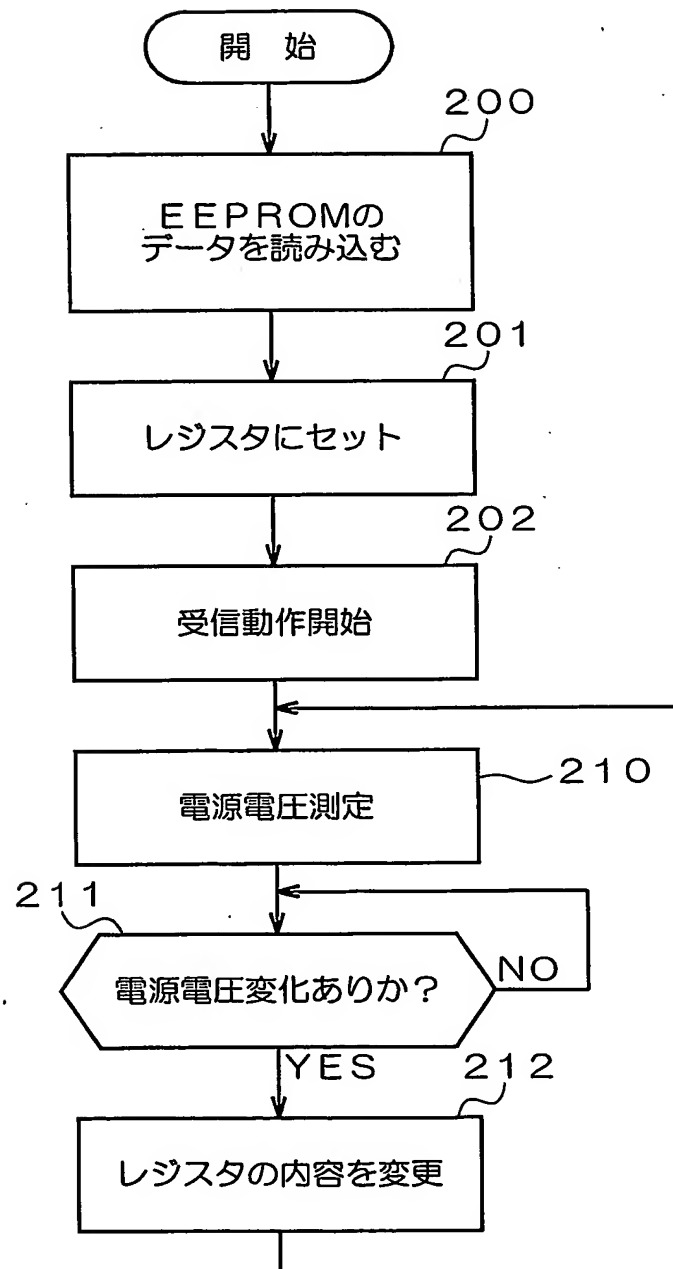
8/9

図8



9/9

図9



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP03/09642

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H03D3/06

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H03D3/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2003
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 6-291554 A (Mitsubishi Electric Corp.), 18 October, 1994 (18.10.94), Full text; all drawings (Family: none)	1-6, 9-15 7, 8
Y	JP 11-55038 A (Toshiba Micro-Electronics Corp., Toshiba Corp.), 26 February, 1999 (26.02.99), Par. No. [0007]; Fig. 6 (Family: none)	1-6, 9-15
Y	JP 57-26905 A (Murata Mfg. Co., Ltd.), 13 February, 1982 (13.02.82), Page 2, upper left column, lines 1 to 3 (Family: none)	1-6, 9-15

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
 "A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier document but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed
 "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
05 November, 2003 (05.11.03)

Date of mailing of the international search report
18 November, 2003 (18.11.03)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/09642

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 5-5784 A (Anritsu Corp.), 14 January, 1993 (14.01.93), Par. Nos. [0003] to [0008]; Fig. 9 (Family: none)	1-3
Y	JP 2000-163999 A (Fujitsu Ltd.), 16 June, 2000 (16.06.00), Par. No. [0041]; Fig. 9 (Family: none)	4
Y	JP 9-181571 A (Sony Corp.), 11 July, 1997 (11.07.97), Par. Nos. [0019] to [0023]; Fig. 1 (Family: none)	5

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H03D 3/06

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H03D 3/06

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2003年
 日本国登録実用新案公報 1994-2003年
 日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	JP 6-291554 A (三菱電機株式会社) 1994. 10. 18, 全文, 全図 (ファミリーなし)	1-6, 9- 15 7, 8
Y	JP 11-55038 A (東芝マイクロエレクトロニクス株式 会社, 株式会社東芝) 1999. 02. 26, 【0007】欄, 図 6 (ファミリーなし)	1-6, 9- 15

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技术水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

05. 11. 03

国際調査報告の発送日 18.11.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
 和田 志郎

5W 8119

電話番号 03-3581-1101 内線 3575

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 57-26905 A (株式会社村田製作所) 1982. 02. 13, 第2頁左上欄, 第1-3図 (ファミリーなし)	1-6, 9-15
Y	JP 5-5784 A (アンリツ株式会社) 1993. 01. 14, 【0003】～【0008】欄, 図9 (ファミリーなし)	1-3
Y	JP 2000-163999 A (富士通株式会社) 2000. 06. 16, 【0041】欄, 図9 (ファミリーなし)	4
Y	JP 9-181571 A (ソニー株式会社) 1997. 07. 11, 【0019】～【0023】欄, 図1 (ファミリーなし)	5